

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11065773 A**

(43) Date of publication of application: **09 . 03 . 99**

(51) Int. Cl.

G06F 3/06
G11B 20/10

(21) Application number: **09224636**

(22) Date of filing: **21 . 08 . 97**

(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor: **YOSHIDA JIYUNJI**
SHIGESATO TATSURO
MATSUMI CHIYOKO
YAMADA MASAZUMI
KURANO YUKIO

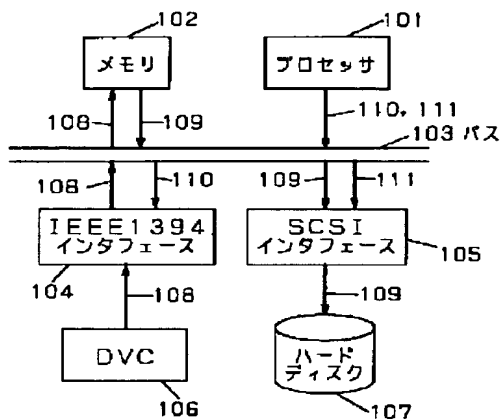
(54) **METHOD FOR WRITING AND READING STREAM DATA IN COMPUTER INTO/OUT OF RECORDING MEDIUM**

(57) Abstract:

PROBLEM TO BE SOLVED: To perform the writing and reading of stream data in a computer into and out of recording medium without any loss of data.

SOLUTION: When a receive command 110 and a write command 111 are issued from a processor 101, writing from an IEEE 1394 interface 104 in a memory 102 and writing from a SCSI interface 105 in a hard disk 107 are performed in parallel. Thus, data 108 transmitted from a DVC 106 can be written in the hard disk 107 without any loss.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-65773

(43) 公開日 平成11年(1999) 3月9日

(51) Int.Cl.⁶

G 0 6 F 3/06

G 1 1 B 20/10

識別記号

3 0 1

F I

G 0 6 F 3/06

G 1 1 B 20/10

3 0 1 N

D

審査請求 未請求 請求項の数12 O L (全 11 頁)

(21) 出願番号 特願平9-224636

(22) 出願日 平成9年(1997) 8月21日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 ▲よし▼田 順二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 重里 達郎

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 松見 知代子

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

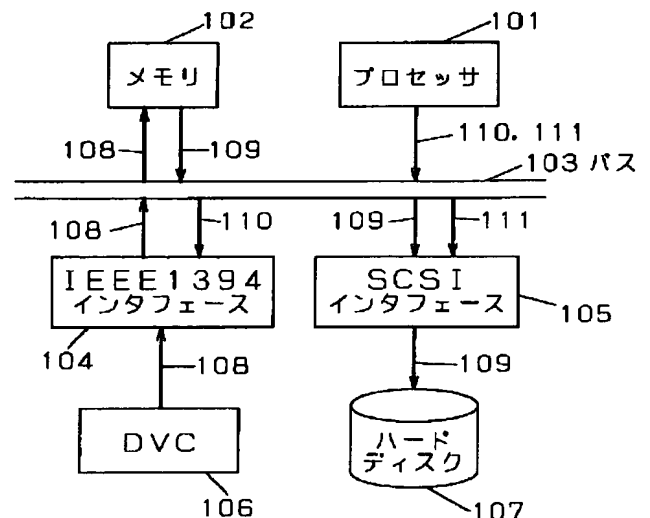
最終頁に続く

(54) 【発明の名称】 計算機におけるストリームデータの記録媒体への書き込み方法および記録媒体からの読み出し方法

(57) 【要約】

【課題】 計算機において、データの欠落なしに、記録媒体へのストリームデータ書き込み、および記録媒体からのストリームデータの読み出しを行う。

【解決手段】 プロセッサ101から受信コマンド110および書き込みコマンド111が発行されると、IEEE1394インタフェース104からメモリ102への書き込みと、SCSIインタフェース105からハードディスク107への書き込みが並列に行われるため、DVC106から送信されてくるデータ108を欠落なしにハードディスク107に書き込むことができる。



【特許請求の範囲】

【請求項1】 ほぼ定期的な間隔で常にデータを出力し続けるストリームデータ出力部と、
前記ストリームデータを受信する第1のインタフェースと、
記録媒体と、
前記記録媒体にデータを書き込む第2のインタフェースと、
データを一時的に記憶するメモリと、
前記第1のインタフェースおよび前記第2のインタフェースの動作を制御するプロセッサと、
前記第1のインタフェースと前記第2のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、
前記プロセッサは、前記第1のインタフェースに受信コマンドを、前記第2のインタフェースに書き込みコマンドをそれぞれ送信し、
前記第1のインタフェースは、受信コマンドを受け取ると、受信した前記ストリームデータを逐次、前記バスを通して前記メモリに書き込み、
前記第2のインタフェースは、書き込みコマンドを受け取ると、前記メモリに書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とするストリームデータの記録媒体への書き込み方法。

【請求項2】 メモリは、 k 個 ($k > 1$) の領域で構成され、
第1のインタフェースは、受信したストリームデータの書き込みを行っている前記メモリの第 m 領域 ($m \leq k$) が一杯になると、書き込む領域を第 n 領域 ($n \neq m$, $n \leq k$) に変更し、書き込みを継続し、
第2のインタフェースは、前記第 m 領域に前記ストリームデータの書き込みが完了した時点で、前記第 m 領域に書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とする請求項1記載のストリームデータの記録媒体への書き込み方法。

【請求項3】 第1のインタフェースは、IEEE1394であることを特徴とする請求項1または2記載のストリームデータの記録媒体への書き込み方法。

【請求項4】 ストリームデータ出力部は家庭用デジタルVCRであることを特徴とする請求項1、2または3記載のストリームデータの記録媒体への書き込み方法。

【請求項5】 出力開始コマンドを受信するとほぼ定期的な間隔で常にデータを出力し続けるストリームデータ出力部と、
前記ストリームデータを受信し、かつ前記ストリームデータ出力部に制御コマンドを送信する第1のインタフェースと、
記録媒体と、

前記記録媒体にデータを書き込む第2のインタフェースと、
データを一時的に記憶するメモリと、
前記第1のインタフェースおよび前記第2のインタフェースの動作を制御し、かつ前記ストリームデータ出力部の制御コマンドを生成し、前記第1のインタフェースに出力するプロセッサと、
前記第1のインタフェースと前記第2のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、
前記プロセッサは、前記第1のインタフェースを通して前記ストリームデータ出力部に前記制御コマンドとして前記出力開始コマンドを送信した後、前記第1のインタフェースに受信コマンドを、前記第2のインタフェースに書き込みコマンドをそれぞれ送信し、前記第1のインタフェースは、受信コマンドを受け取ると、受信した前記ストリームデータを逐次、前記バスを通して前記メモリに書き込み、前記第2のインタフェースは、書き込みコマンドを受け取ると、前記メモリに書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込み、
前記記録媒体への書き込みにおいて、必要なデータを全て書き込めなかった場合には、前記プロセッサは前記第1のインタフェースを通して前記ストリームデータ出力部に前記制御コマンドとしてデータ再送コマンドを送信し、
前記第1のインタフェースは、受信した前記ストリームデータを逐次、前記バスを通して前記メモリに書き込み、
前記第2のインタフェースは、前記メモリに書き込まれた前記ストリームデータから前回書き込めなかった部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とするストリームデータの記録媒体への書き込み方法。

【請求項6】 メモリは、 k 個 ($k > 1$) の領域で構成され、

第1のインタフェースは、受信したストリームデータの書き込みを行っている前記メモリの第 m 領域 ($m \leq k$) が一杯になると、書き込む領域を第 n 領域 ($n \neq m$, $n \leq k$) に変更し、書き込みを継続し、

第2のインタフェースは、前記第 m 領域に前記ストリームデータの書き込みが完了した時点で、前記第 m 領域に書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とする請求項5記載のストリームデータの記録媒体への書き込み方法。

【請求項7】 第1のインタフェースは、IEEE1394であることを特徴とする請求項5または6記載のストリームデータの記録媒体への書き込み方法。

【請求項8】 ストリームデータ出力部は家庭用ディジタ

ルVCRであることを特徴とする請求項5、6または7記載のストリームデータの記録媒体への書き込み方法。

【請求項9】 ほぼ定期的な間隔で常にデータを入力し続けるストリームデータ入力部と、
前記ストリームデータを送信する第1のインタフェースと、
記録媒体と、
前記記録媒体からデータを読み出す第2のインタフェースと、
データを一時的に記憶するメモリと、
前記第1のインタフェースおよび前記第2のインタフェースの動作を制御するプロセッサと、
前記第1のインタフェースと前記第2のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、
前記プロセッサは、前記第1のインタフェースに送信コマンドを、前記第2のインタフェースに読み出しコマンドをそれぞれ送信し、
前記第2のインタフェースは、読み出しコマンドを受け取ると、前記記録媒体からデータを読み出し、前記バスを通して前記メモリに書き込み、
前記第1のインタフェースは、送信コマンドを受け取ると、前記メモリに書き込まれたデータを前記バスを通して読み出し、前記ストリームデータ入力部に前記ストリームデータとして送信することを特徴とするストリームデータの記録媒体からの読み出し方法。

【請求項10】 メモリは、 k 個 ($k > 1$) の領域で構成され、

第1のインタフェースは、前記メモリの第 m 領域 ($m \leq k$) に書き込まれたデータを全て読み出すと、読み出す領域を第 n 領域 ($n \neq m$, $n \leq k$) に変更し、読み出しを継続し、

第2のインタフェースは、第1のインタフェースが前記第 m 領域からデータを全て読み出した時点で、前記第 m 領域に記録媒体から読み出したデータを前記バスを通して前記第 m 領域に書き込むことを特徴とする請求項9記載のストリームデータの記録媒体からの読み出し方法。

【請求項11】 第1のインタフェースは、IEEE1394であることを特徴とする請求項9または10記載のストリームデータの記録媒体からの読み出し方法。

【請求項12】 ストリームデータ出力部は家庭用デジタルVCRであることを特徴とする請求項9、10または11記載のストリームデータの記録媒体からの読み出し方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、計算機において、ほぼ定期的な間隔で常に伝送され続けるストリームデータを受信し、データの欠落なしに記録媒体に書き込む方法、および計算機において、記録媒体からデータを読み

出し、ほぼ定期的な間隔で常に伝送され続けるストリームデータとして送信する方法に関するものである。

【0002】

【従来の技術】 パーソナルコンピュータ（以下PCとよぶ）の性能向上に伴い、映像音声データのようにリアルタイム処理されるデータをPCで取り扱うことが増えてきている。そうしたリアルタイム処理されるデータを伝送するためのインタフェースとしてIEEE1394がある。IEEE1394には、ほぼ定期的な間隔で常にデータを伝送し続けるアイソクロナス伝送と呼ばれる伝送方式があり、これを用いることで、映像音声データをリアルタイムで伝送することができる。

【0003】 また家庭用デジタルVideo Cassette Recorder（以下、VCRとよぶ）のひとつであるDVCにもIEEE1394が搭載されており、IEEE1394を搭載したPCと接続することで、PCとDVCとの間でデータ転送を行ったり、PCからDVCの動作制御を行うことが可能となる。

【0004】 さて、従来からPCの記録媒体として、ハードディスクがあるが、ハードディスク上のデータを読み出し、別のハードディスクに書き込む方法について図を用いて説明する。

【0005】 図11は、PCの構成例を示した図である。説明の簡単化のために、ハードディスクとのインタフェースであるSCSIインタフェースを2つに分けて図示している。図11において、1101はプロセッサ、1102はメモリ、1103はバス、1104および1105はSCSIインタフェース、1106および1107はハードディスク、1108はハードディスク1106から読み出したデータ、1109はハードディスク1107に書き込むデータ、1110はSCSIインタフェース1104への読み出しコマンド、1111はSCSIインタフェース1105への書き込むコマンドである。

【0006】 図12は、ハードディスク1106からデータを読み出し、ハードディスク1107にデータを書き込むときのタイムチャートである。1201はハードディスク1106の待機期間を示す。

【0007】 まずプロセッサ1101は、SCSIインタフェース1104に読み出しコマンド1110を送信する。SCSIインタフェース1104は、読み出しコマンド1110を受信すると、ハードディスク1106から所定の大きさのデータ1108を読み出し、メモリ1102に書き込む。

【0008】 次にプロセッサ1102は、SCSIインタフェース1105に書き込みコマンド1111を送信する。SCSIインタフェース1105は、書き込みコマンド1111を受信すると、メモリ1102に書き込まれたデータ1108を全部もしくは必要なデータだけを取り出し、書き込みデータ1109としてハードディ

10

20

30

40

50

スク 1107 に書き込む。

【0009】さらにデータを転送する場合は、図 12 に示すように以上の動作を必要なだけ繰り返す。

【0010】

【発明が解決しようとする課題】しかしながら上記した従来の構成では、例えばハードディスク 1106 からデータを読み出す場合、図 12 に示すように、プロセッサ 1101 からの読み出しコマンド 1110 を 1 つ発行するごとにある決まった大きさのデータの読み出ししかできず、それ以上のデータを読み出す場合には、新たに読み出しコマンド 1110 を発行する必要がある。

【0011】またハードディスク 1106 からの読み出しが終了した後に、ハードディスク 1107 への書き込みを行い、引き続きハードディスク 1106 からデータの読み出しを行う場合には、書き込みが終了するのを待つ必要がある。このため、ハードディスク 1106 からのデータの読み出しには、待機期間 1201 が発生する。

【0012】ハードディスクは一般的に SCSI インタフェースからのデータ要求に応じてデータ転送を行うため、上記した従来の構成でも問題なく動作する。しかし、例えば IEEE 1394 を用いた DVC のデータ転送においては、ある所定の大きさのデータパケットがほぼ定期的に送受信されるため、ハードディスクの代わりに DVC を、SCSI インタフェースの代わりに IEEE 1394 インタフェースを使用した場合を考えると、待機期間があるためにその期間でデータの欠落が発生するという問題点がある。

【0013】本発明はこのような従来の問題点に鑑みてなされたものであって、計算機において、ほぼ定期的な間隔で常にデータを出力し続けるストリームデータをデータの欠落なしに記録媒体に書き込む方法、および計算機において、記録媒体からデータを読み出し、ほぼ定期的な間隔で常に伝送され続けるストリームデータとして送信する方法を提供することを目的とするものである。

【0014】

【課題を解決するための手段】この課題を解決するために、第 1 の発明は、ほぼ定期的な間隔で常にデータを出力し続けるストリームデータ出力部と、前記ストリームデータを受信する第 1 のインタフェースと、記録媒体と、前記記録媒体にデータを書き込む第 2 のインタフェースと、データを一時的に記憶するメモリと、前記第 1 のインタフェースおよび前記第 2 のインタフェースの動作を制御するプロセッサと、前記第 1 のインタフェースと前記第 2 のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、前記プロセッサは、前記第 1 のインタフェースに受信コマンドを、前記第 2 のインタフェースに書き込みコマンドをそれぞれ送信し、前記第 1 のインタフェースは、受信コマンドを受け取ると、受信した前記ストリームデータを

逐次、前記バスを通して前記メモリに書き込み、前記第 2 のインタフェースは、書き込みコマンドを受け取ると、前記メモリに書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とするストリームデータの記録媒体への書き込み方法である。

【0015】上記の構成では、ストリームデータ出力部からの受信と、記録媒体への書き込みがほぼ並列に動作し、かつストリームデータ出力部の出力タイミングに同期させることができるため、ほぼ定期的な間隔で常にデータを出力し続けるストリームデータをデータの欠落なしに記録媒体に書き込むことができる。

【0016】また、第 2 の発明は、出力開始コマンドを受信するとほぼ定期的な間隔で常にデータを出力し続けるストリームデータ出力部と、前記ストリームデータを受信し、かつ前記ストリームデータ出力部に制御コマンドを送信する第 1 のインタフェースと、記録媒体と、前記記録媒体にデータを書き込む第 2 のインタフェースと、データを一時的に記憶するメモリと、前記第 1 のインタフェースおよび前記第 2 のインタフェースの動作を制御し、かつ前記ストリームデータ出力部の制御コマンドを生成し、前記第 1 のインタフェースに出力するプロセッサと、前記第 1 のインタフェースと前記第 2 のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、前記プロセッサは、前記第 1 のインタフェースを通して前記ストリームデータ出力部に前記制御コマンドとして前記出力開始コマンドを送信した後、前記第 1 のインタフェースに受信コマンドを、前記第 2 のインタフェースに書き込みコマンドをそれぞれ送信し、前記第 1 のインタフェースは、受信コマンドを受け取ると、受信した前記ストリームデータを逐次、前記バスを通して前記メモリに書き込み、前記第 2 のインタフェースは、書き込みコマンドを受け取ると、前記メモリに書き込まれた前記ストリームデータから必要な部分を前記バスを通して読み出し、前記記録媒体に書き込み、前記記録媒体への書き込みにおいて、必要なデータを全て書き込めなかった場合には、前記プロセッサは前記第 1 のインタフェースを通して前記ストリームデータ出力部に前記制御コマンドとしてデータ再送コマンドを送信し、前記第 1 のインタフェースは、受信した前記ストリームデータを逐次、前記バスを通して前記メモリに書き込み、前記第 2 のインタフェースは、前記メモリに書き込まれた前記ストリームデータから前回書き込めなかった部分を前記バスを通して読み出し、前記記録媒体に書き込むことを特徴とするストリームデータの記録媒体への書き込み方法である。

【0017】上記のような構成では、ストリームデータ出力部からの受信と、記録媒体への書き込みがほぼ並列に動作し、かつストリームデータ出力部の出力タイミングに同期させることができるため、ほぼ定期的な間隔で

常にデータを出力し続けるストリームデータを記録媒体に書き込むことができ、またデータの欠落が発生した場合には、再度同じデータの転送を行い、欠落部分の再取得を行うため、データ欠落なくストリームデータを記録媒体に書き込むことができる。

【0018】さらにまた、第3の発明は、ほぼ定期的な間隔で常にデータを入力し続けるストリームデータ入力部と、前記ストリームデータを送信する第1のインタフェースと、記録媒体と、前記記録媒体からデータを読み出す第2のインタフェースと、データを一時的に記憶するメモリと、前記第1のインタフェースおよび前記第2のインタフェースの動作を制御するプロセッサと、前記第1のインタフェースと前記第2のインタフェースと前記メモリと前記プロセッサとを接続するバスとを備えた計算機において、前記プロセッサは、前記第1のインタフェースに送信コマンドを、前記第2のインタフェースに読み出しコマンドをそれぞれ送信し、前記第2のインタフェースは、読み出しコマンドを受け取ると、前記記録媒体からデータを読み出し、前記バスを通して前記メモリに書き込み、前記第1のインタフェースは、送信コマンドを受け取ると、前記メモリに書き込まれたデータを前記バスを通して読み出し、前記ストリームデータ入力部に前記ストリームデータとして送信することの特徴とするストリームデータの記録媒体からの読み出し方法である。

【0019】上記のような構成では、記録媒体からの読み出しと、ストリームデータ入力部への送信とがほぼ並列に動作し、かつストリームデータ入力部の入力タイミングに同期させることができるため、記録媒体からデータを読み出し、ほぼ定期的な間隔で常に伝送され続けるストリームデータとして送信することができる。

【0020】

【発明の実施の形態】以下、本発明の実施の形態について、図1から図10を用いて説明する。

【0021】（実施の形態1）図1は本発明の第1実施形態における計算機の全体構成を示したブロック図である。図1において、101はプロセッサ、102はメモリ、103はバス、104はIEEE1394インタフェース、105はSCSIインタフェース、106はDVC、107はハードディスク、108はDVC106からの送信データ、109はハードディスク107への書き込みデータ、110はIEEE1394インタフェースへのデータ108の受信コマンド、111はSCSIインタフェース105へのデータ109の書き込みコマンドである。

【0022】図2は、データ108の具体例である。図2において、201a, 201b, 201c, 201d, 201e, 201f, 201gはDVC106からの送信データパケットである。

【0023】図3は、メモリ102の構成例である。図

3において、301および302はバンクである。

【0024】図4は、DVC106から送信されるデータを受信し、ハードディスク107にデータを書き込むときのタイムチャートである。

【0025】DVC106は常にデータ108を送信し続けており、図2に示すように、125マイクロ秒毎にパケット201a~201gを送信している。

【0026】まずプロセッサ101は、IEEE1394インタフェース104に受信コマンド110を送信する。IEEE1394インタフェース104は、受信コマンド110を受信すると、DVC106から送信されてくるデータ108を受信し、メモリ102に書き込む。このとき、最初はメモリ102のバンク301にデータを書き込み、バンク301が一杯になると、バンク302にデータを書き込む。さらにバンク302が一杯になると、再びバンク301にデータを書き込む。

【0027】またプロセッサ101は、SCSIインタフェース105に書き込みコマンド111を送信する。SCSIインタフェース105は、書き込みコマンド111を受信すると、メモリ102に書き込まれたデータを全部もしくは必要なデータだけを取り出し、書き込みデータ109としてハードディスク107に書き込む。このとき、IEEE1394インタフェース104がメモリ102のバンク301にデータを書き込んでいるときは、バンク302からデータを読み出し、IEEE1394インタフェース104がバンク302にデータを書き込んでいるときは、バンク301からデータを読み出す。

【0028】一度プロセッサ101が受信コマンド110および書き込みコマンド111を発行すると、図4に示すようにIEEE1394インタフェース104の処理と、SCSIインタフェース105の処理は並列に動作する。このため、DVC106から送信されるデータ108は、必ずバンク301もしくはバンク302のいずれかに書き込まれ、同時に、バンク301およびバンク302に書き込まれたデータは、必ずSCSIインタフェース105を通してハードディスク107に書き込まれる。このため受信したデータ108の全て、もしくはデータ108のうち必要なデータを全てハードディスク107に書き込むことができる。

【0029】なお、IEEE1394インタフェース104の処理とSCSIインタフェース105の処理は、並列に動作するとしたが、タイムシェアリングなどを用いた疑似的な並列動作でも構わない。

【0030】また、メモリ102は、バンク301およびバンク302の2つの領域で構成されたとしたが、複数のバンクに分割されていてもよく、またそれぞれのバンクの大きさは一定でも可変でもよい。さらに全てのバンクが等しい大きさでなくても構わない。

【0031】またIEEE1394インタフェース10

4からメモリ102へのデータ108の書き込みは、プロセッサ101が管理して行ってもよいし、プロセッサ101が管理しなくてもよい。

【0032】またメモリ102からSCSIインタフェース105へのデータ109の読み出しは、プロセッサ101が管理して行ってもよいし、プロセッサ101が管理しなくてもよい。

【0033】またIEEE1394インタフェースは、ほぼ定期的な間隔で常に伝送され続けるストリームデータを受信できる別のインタフェースでも構わず、SCSI

インタフェースは、別のインタフェースでも構わない。

【0034】またDVCは、ほぼ定期的な間隔で常に伝送され続けるストリームデータを出力する別の装置であってもよく、ハードディスクは別の記録媒体でも構わない。

【0035】（実施の形態2）図5は本発明の第2実施形態における計算機の全体構成を示したブロック図である。図5において、501はプロセッサ、502はIEEE1394インタフェース、503はDVC、504

はDVC503の制御コマンドである。

【0036】図6はハードディスク107に書き込むデータの一例である。図6において、601はハードディスク107に書き込むべきデータ、602は実際にハードディスク107に書き込んだデータ、603はデータ601のうちハードディスク107に書き込めなかったデータを示す。

【0037】図7はDVC503から送信されるデータを受信し、ハードディスク107にデータを書き込むときのタイムチャートである。701は制御コマンド504の1つである送信コマンド、702は制御コマンド504の1つである再送コマンド、703は1回目のデータ伝送期間、704は2回目のデータ伝送期間である。

【0038】まずプロセッサ101は、IEEE1394インタフェース502を通してDVC503に制御コマンド504として送信コマンド701を送信する。DVC503は、送信コマンド701を受信すると、データ108の送信を開始する。データ108は図2に示すように125マイクロ秒毎にパケット201a~201gとして伝送されるように、DVC503はほぼ定期的な間隔でデータ108を送信し続ける。データ108にはハードディスクに書き込むべきデータ601が含まれている。

【0039】次にプロセッサ101は、IEEE1394インタフェース502に受信コマンド110を送信する。IEEE1394インタフェース502は、受信コマンド110を受信すると、DVC503から送信されてくるデータ108を受信し、メモリ102に書き込む。このとき、最初はメモリ102のバンク301にデータを書き込み、バンク301が一杯になると、バンク

302にデータを書き込む。さらにバンク302が一杯になると、再びバンク301にデータを書き込む。

【0040】またプロセッサ501は、SCSIインタフェース105に書き込みコマンド111を送信する。SCSIインタフェース105は、書き込みコマンド111を受信すると、メモリ102に書き込まれたデータを全部もしくは必要なデータだけを取り出し、書き込みデータ109としてハードディスク107に書き込む。このとき、IEEE1394インタフェース502がメモリ102のバンク301にデータを書き込んでいるときは、バンク302からデータを読み出し、IEEE1394インタフェース502がバンク302にデータを書き込んでいるときは、バンク301からデータを読み出す。

【0041】上記動作のタイムチャートは図4と同様である。もし、SCSIインタフェース105のデータ転送速度やハードディスク107の書き込み速度が遅い場合、もしくは伝送路誤りが発生した場合には、データ601のうち、例えばデータ603が欠落し、データ602しかハードディスク107に書き込めなくなる。この場合には、プロセッサ501はDVC503に制御コマンド504として再送コマンド702を送信する。

【0042】DVC503は再送コマンド702を受信すると、再びデータ601を含むデータ108の送信を開始し、上記と同様の動作を行う。

【0043】SCSIインタフェース105は、メモリ102に書き込まれたデータ108のうち、欠落していたデータ603を取り出し、ハードディスク107に追加書き込みを行うことで、データ601を全てハードディスク107に書き込むことができる。

【0044】一度プロセッサ501が受信コマンド110および書き込みコマンド111を発行すると、図4に示すようにIEEE1394インタフェース502の処理と、SCSIインタフェース105の処理は並列に動作する。このため、DVC503から送信されるデータ108は、必ずバンク301もしくはバンク302のいずれかに書き込まれ、同時に、バンク301およびバンク302に書き込まれたデータは、必ずSCSIインタフェース105を通してハードディスク107に書き込まれる。またデータ欠落が発生した場合には、プロセッサ501はDVC503に再送コマンド702を送信し、同様の動作を繰り返し、欠落したデータを補うため、ハードディスク107に書き込むべきデータ601を全て書き込むことができる。

【0045】なお、IEEE1394インタフェース502の処理とSCSIインタフェース105の処理は、並列に動作するとしたが、タイムシェアリングなどを用いた疑似的な並列動作でも構わない。

【0046】またSCSIインタフェース105は、データ再送時、すなわち図7の期間704においては、期

間703において欠落したデータ603のみをメモリ102から読み出し、ハードディスク107に追加書き込みするとしたが、それ以外のデータをハードディスク107に上書きしても構わない。

【0047】またデータ伝送は2回であるとしたが、3回以上であっても構わない。またIEEE1394インタフェース502からメモリ102へのデータ108の書き込みは、プロセッサ501が管理して行ってもよいし、プロセッサ501が管理しなくてもよい。

【0048】またメモリ102からSCSIインタフェース105へのデータ109の読み出しは、プロセッサ501が管理して行ってもよいし、プロセッサ501が管理しなくてもよい。

【0049】またIEEE1394インタフェースは、ほぼ定期的な間隔で常に伝送され続けるストリームデータを受信でき、かつプロセッサが発行する制御コマンドをDVCに送信できる別のインタフェースでも構わず、SCSIインタフェースは、別のインタフェースでも構わない。

【0050】またDVCは、ほぼ定期的な間隔で常に伝送され続けるストリームデータを出力し、プロセッサから動作を制御できる別の装置であってもよく、ハードディスクは別の記録媒体でも構わない。

【0051】（実施の形態3）図8は本発明の第3実施形態における計算機の全体構成を示したブロック図である。図8において、801はプロセッサ、802はメモリ、803はバス、804はIEEE1394インタフェース、805はSCSIインタフェース、806はDVC、807はハードディスク、808はDVC806への送信データ、809はハードディスク807からの読み出しデータ、810はIEEE1394インタフェースへのデータ808の送信コマンド、811はSCSIインタフェース805へのデータ809の読み出しコマンドである。

【0052】図9は、メモリ802の構成例である。図9において、901および902はバンクである。

【0053】図10は、ハードディスク807からデータ809を読み出し、DVC806にデータ808を送信するときのタイムチャートである。

【0054】DVC106は常にデータ808を受信し続けており、データ808は図2と同様の形態で伝送される必要がある。

【0055】まずプロセッサ801は、IEEE1394インタフェース804に送信コマンド810を送信する。IEEE1394インタフェース804は、送信コマンド810を受信すると、メモリ802から読み出したデータに所定のデータを付加したものをデータ808としてDVC806に送信する。このとき、最初はメモリ802のバンク901からデータを読み出し、バンク901のデータを全て送信し終わると、バンク302か

らデータを読み出す。さらにバンク902のデータを全て送信し終わると、再びバンク901からデータを読み出す。

【0056】またプロセッサ801は、SCSIインタフェース805に読み出しコマンド811を送信する。SCSIインタフェース805は、読み出しコマンド811を受信すると、ハードディスク807から図10における期間Cの間にDVC806に送信すべきデータ809を読み出し、メモリ802に書き込む。このとき、IEEE1394インタフェース804がメモリ802のバンク901からデータを読み出しているときは、バンク902にデータを書き込み、IEEE1394インタフェース804がバンク902にデータを書き込んでいるときは、バンク801からデータを読み出す。

【0057】一度プロセッサ801が送信コマンド810および読み出しコマンド811を発行すると、図10に示すようにIEEE1394インタフェース804の処理と、SCSIインタフェース805の処理は並列に動作する。このため、DVC806にはデータ808が必ずバンク901もしくはバンク902のいずれかから送信され、同時に、バンク901およびバンク902には、SCSIインタフェース805を通してハードディスク807から読み出された、次に送信すべきデータ809が必ず書き込まれる。このためIEEE1394インタフェース804からは、途切れることなくハードディスク807から読み出されたデータがDVC806に送信されることになる。

【0058】なお、IEEE1394インタフェース804の処理とSCSIインタフェース805の処理は、並列に動作するとしたが、タイムシェアリングなどを用いた疑似的な並列動作でも構わない。

【0059】また、メモリ802は、バンク901およびバンク902の2つの領域で構成されるとしたが、複数のバンクに分割されていてもよく、またそれぞれのバンクの大きさは一定でも可変でもよい。さらに全てのバンクが等しい大きさでなくても構わない。

【0060】またメモリ802からIEEE1394インタフェース904へのデータ808の読み出しは、プロセッサ801が管理して行ってもよいし、プロセッサ801が管理しなくてもよい。

【0061】またSCSIインタフェース805からメモリ802へのデータ809の書き込みは、プロセッサ801が管理して行ってもよいし、プロセッサ101が管理しなくてもよい。

【0062】またIEEE1394インタフェースは、ほぼ定期的な間隔で常に伝送され続けるストリームデータを送信できる別のインタフェースでも構わず、SCSIインタフェースは、別のインタフェースでも構わない。

【0063】またDVCは、ほぼ定期的な間隔で常に伝

送され続けるストリームデータを入力する別の装置であってもよく、ハードディスクは別の記録媒体でも構わない。

【0064】

【発明の効果】以上説明したように、第1の発明によれば、一度プロセッサが受信コマンドおよび書き込みコマンドを発行すると、IEEE1394インタフェースの処理と、SCSIインタフェースの処理が並列に動作するため、受信したデータの全て、もしくは受信したデータのうち必要なデータを全てハードディスクに書き込むことができる。

【0065】また、第2の発明によれば、一度プロセッサが受信コマンドおよび書き込みコマンドを発行すると、IEEE1394インタフェースの処理と、SCSIインタフェースの処理が並列に動作し、かつデータ欠落が発生した場合には、プロセッサはDVCに再送コマンドを送信し、同じデータを複数回受信し、欠落したデータを補うため、必要なデータをハードディスクに全て書き込むことができる。

【0066】また、第3の発明によれば、一度プロセッサが送信コマンドおよび読み出しコマンドを発行すると、IEEE1394インタフェースの処理と、SCSIインタフェースの処理は並列に動作するため、IEEE1394インタフェースからは、途切れることなくハードディスクから読み出されたデータがDVCに送信することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態における計算機のブロック図

【図2】本発明の第1実施形態におけるデータ108の具体例を示す図

【図3】本発明の第1実施形態におけるメモリ102の構成例を示す図

【図4】本発明の第1実施形態におけるデータ伝送のタイムチャート

【図5】本発明の第2実施形態における計算機のブロック図

【図6】本発明の第2実施形態においてハードディスク107に書き込むデータの一例を示す図

【図7】本発明の第2実施形態におけるデータ伝送のタイムチャート

【図8】本発明の第3実施形態における計算機のブロック図

【図9】本発明の第3実施形態におけるメモリ802の構成例を示す図

【図10】本発明の第3実施形態におけるデータ伝送のタイムチャート

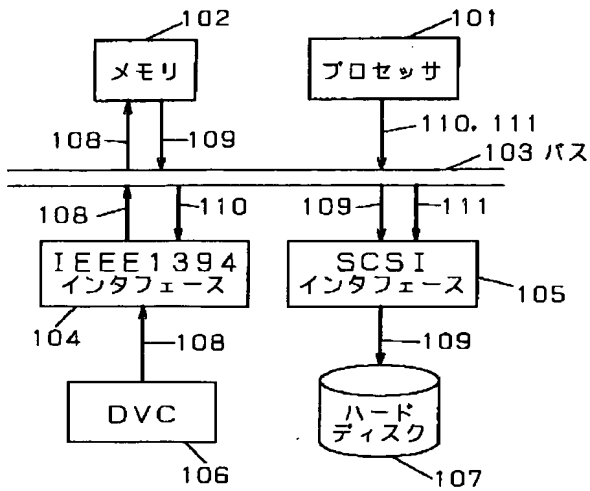
【図11】従来例におけるPCの構成例を示した図

【図12】従来例におけるデータ転送のタイムチャート

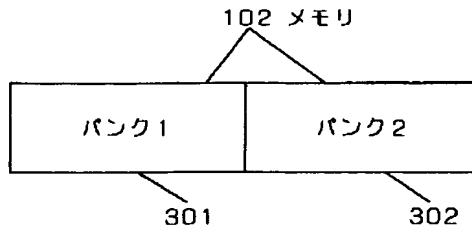
【符号の説明】

101 プロセッサ
102 メモリ
103 バス
104 IEEE1394インタフェース
105 SCSIインタフェース
106 DVC
107 ハードディスク
108 DVC106からの送信データ
109 ハードディスク107への書き込みデータ
110 受信コマンド
111 書き込みコマンド
201a, 201b, 201c, 201d, 201e, 201f, 201g DVC106からの送信データパケット
301, 302 バック
501 プロセッサ
502 IEEE1394インタフェース
503 DVC
504 DVC503の制御コマンド
601 ハードディスク601に書き込むべきデータ
602 データ601のうちハードディスク601に書き込めたデータ
603 データ601のうち欠落したデータ
701 送信コマンド
702 再送コマンド
703 1回目のデータ伝送期間
704 2回目のデータ伝送期間
801 プロセッサ
802 メモリ
803 バス
804 IEEE1394インタフェース
805 SCSIインタフェース
806 DVC
807 ハードディスク
808 DVC806への送信データ
809 ハードディスク807からの読み出しデータ
810 送信コマンド
811 読み出しコマンド
901, 902 バック
1101 プロセッサ
1102 メモリ
1103 バス
1104, 1105 SCSIインタフェース
1106, 1107 ハードディスク
1108 ハードディスク1106からの読み出しデータ
1109 ハードディスク1107への書き込みデータ
1110 受信コマンド
1111 書き込みコマンド
1201 ハードディスク1106の待機期間

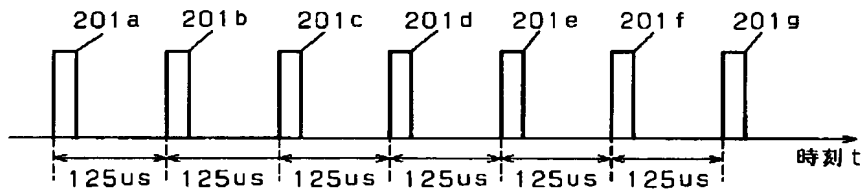
【図1】



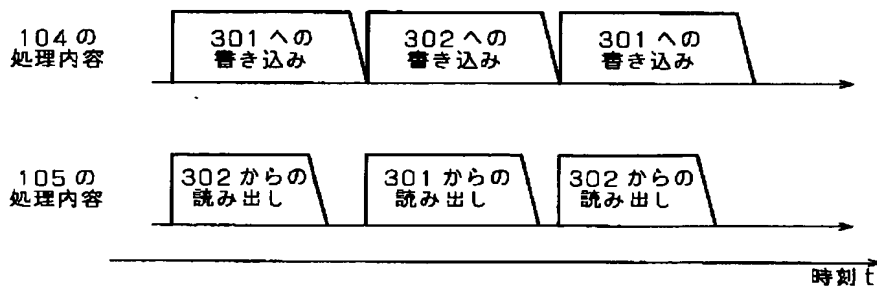
【図3】



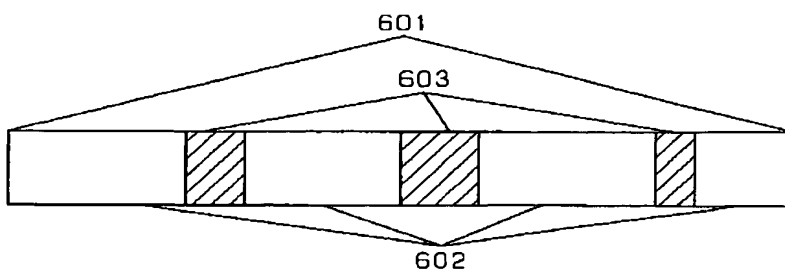
【図2】



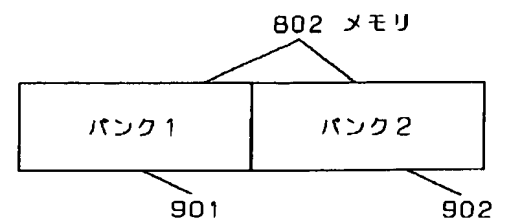
【図4】



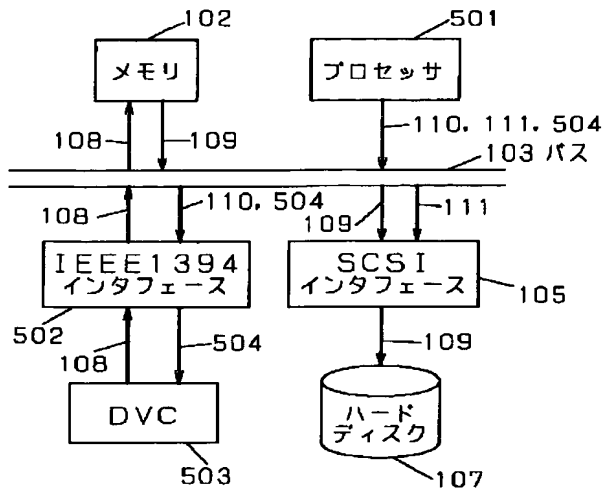
【図6】



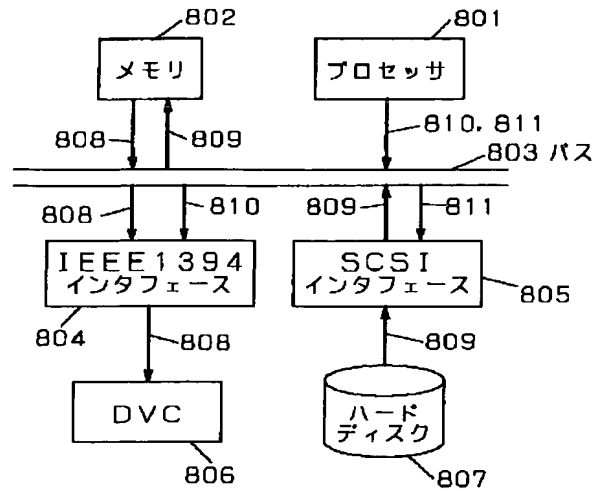
【図9】



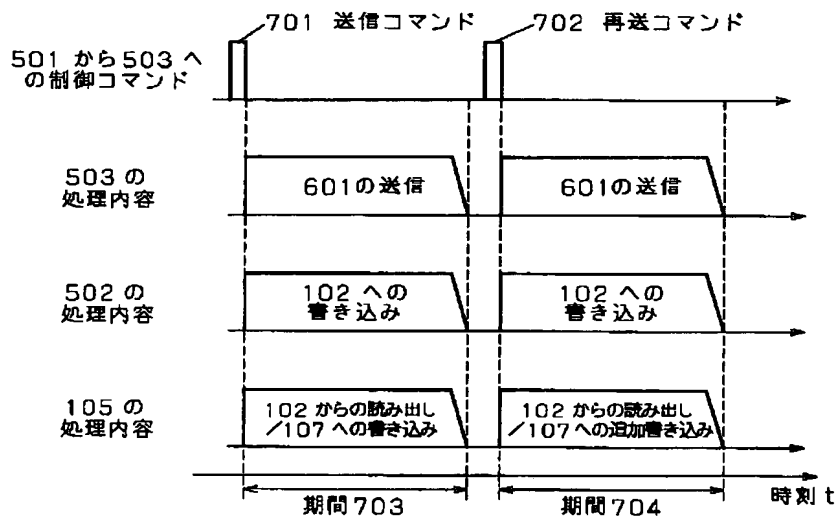
【図5】



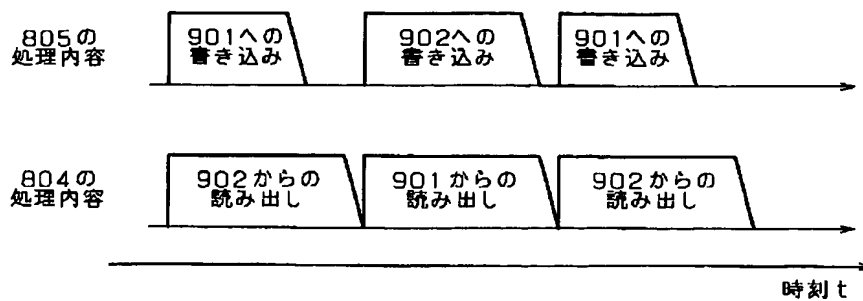
【図8】



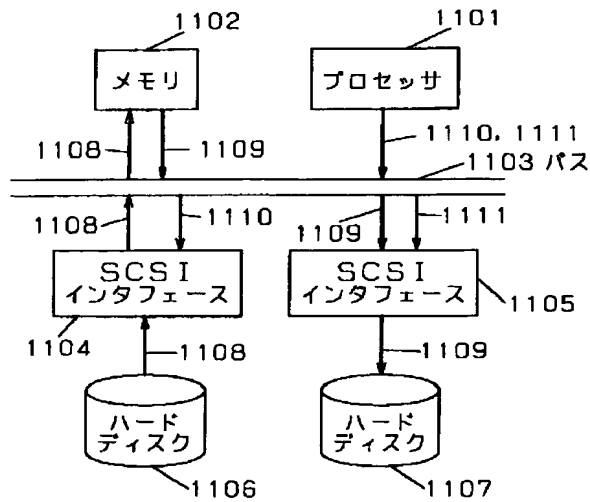
【図7】



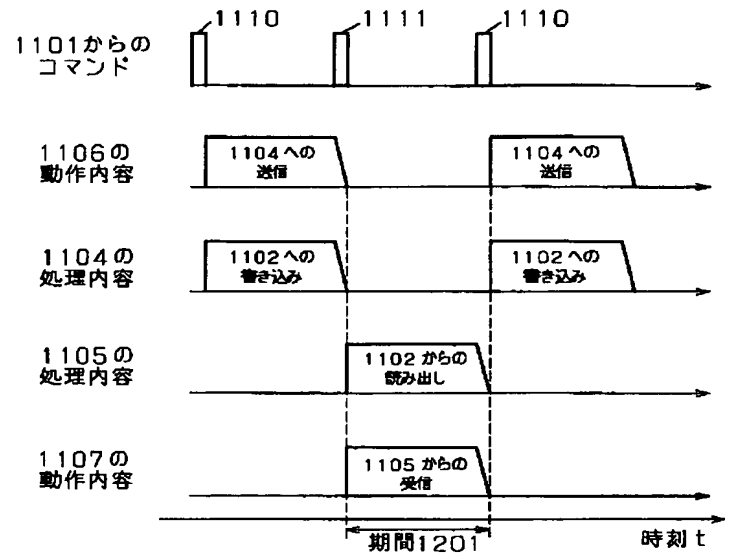
【図10】



【図 1 1】



【図 1 2】



フロントページの続き

(72)発明者 山田 正純
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 倉野 幸生
大阪府門真市大字門真1006番地 株式会社
松下ソフトリサーチ内